

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

9671666

Basic Patent (No,Kind,Date): JP 3014227 A2 910122 <No. of Patents: 001>

MANUFACTURE OF SEMICONDUCTOR DEVICE (English)

Patent Assignee: SHARP KK

Author (Inventor): INOUE RYOZO

IPC: *H01L-021/285; C23C-014/34

Derwent WPI Acc No: C 91-063476

JAPIO Reference No: 150130E000061

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 3014227	A2	910122	JP 89150938	A	890613 (BASIC)

Priority Data (No,Kind,Date):

JP 89150938 A 890613

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

03351327 **Image available**

MANUFACTURE OF SEMICONDUCTOR DEVICE

PUB. NO.: 03-014227 [JP 3014227 A]

PUBLISHED: January 22, 1991 (19910122)

INVENTOR(s): INOUE RYOZO

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 01-150938 [JP 89150938]

FILED: June 13, 1989 (19890613)

INTL CLASS: [5] H01L-021/285; C23C-014/34

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 12.6 (METALS --
Surface Treatment)

JOURNAL: Section: E, Section No. 1051, Vol. 15, No. 130, Pg. 61, March
29, 1991 (19910329)

ABSTRACT

PURPOSE: To make it possible to form a thin film of good quality hardly containing the gas molecules of impurities, such as O(sub 2), N(sub 2) and the like, by sputtering by a method wherein before the thin film is formed by sputtering, a material easy to suck the gas molecules is sputtered in a sputtering chamber.

CONSTITUTION: Before a thin film 5 is formed by sputtering, a material easy to suck gas molecules is sputtered in a sputtering chamber 1. For example, a discharge of Ar is performed by applying a high-frequency voltage to electrodes 9 and 10 in sputtering chamber 1 and plasma is generated. When the surface only of a Ti target 2, which is easy to suck gas molecules and has a gettering effect, is first sputtered on the condition that ions in the plasma do not collide with an Al alloy target 3, impurities, such as O(sub 2), N(sub 2) and the like, remaining in the chamber 1 are getterred and the concentration of the impurities is remarkably reduced. Then, the above condition is changed into the condition that the surface of the target 2 is not sputtered and when the surface only of the target 3 is sputtered, an Al alloy film 5 is deposited on a wafer 4.

⑫ 公開特許公報(A) 平3-14227

⑬ Int. Cl.⁸

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)1月22日

H 01 L 21/285
C 23 C 14/34S 7738-5F
8520-4K

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-150938

⑰ 出 願 平1(1989)6月13日

⑱ 発 明 者 井 上 亮 三 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑲ 出 願 人 シヤープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 山本 秀策

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1. スパッタリングによって薄膜を形成する前に、

スパッタ室内に於いて、ガス分子を吸着しやすい材料をスパッタする、

半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置の製造方法に関し、特にスパッタリングによって良質な膜質の薄膜を形成できる半導体装置の製造方法に関する。

(従来技術)

半導体集積回路に用いる配線材料は通常PVD(Physical Vapor Deposition)法によって形成されている。その中でも、特にスパッタリング法は、ウェーハの大口径化、自動化への対応及びステップカバレッジの観

点から主流の方法として広く用いられている。スパッタリング法では、スパッタリング室をポンプによって高真空中に減圧した後、Ar等のガスをスパッタ室中に導入し、通常0.1~10Pa程度の圧力で放電を行い、プラズマを発生させ、プラズマ中のイオンによって堆積すべき材料のターゲットをスパッタすることにより、ウェーハ上にターゲットの材料からなる膜を堆積する。

このスパッタリング法によって堆積される配線材料としてはSi又はSi及びCuを含有したAl系合金が多く用いられている。また、近年では、Ti、W、TiW、TiSix、WSix及びMoSix等の高融点金属材料及びそのシリサイド材料が配線又はバリアメタルとして用いられるようになってきた。

スパッタリング法によって堆積された材料をRIE等のエッチングによってパターンニングすることによって半導体集積回路の配線が形成される。

(発明が解決しようとする課題)

しかしながら、上述した従来技術には次のよ

うな問題がある。すなわち、スパッタ前にスパッタリング室をポンプによって高真空中に減圧しても、ポンプによる従来の減圧方法だけでは、スパッタリング室中に残存する O_2 及び N_2 等の大気成分ガスを充分に除去することはできなかった。このため、スパッタによって配線材料として堆積した膜中には、 O_2 及び N_2 等のガス分子が不純物として取り込まれ、パターニングによって配線を形成した後も、配線中に残存する。こうしてこれらの不純物は、熱処理中に配線ヒロックを発生させる原因のひとつとなる。また、半導体装置の動作中には、これらの不純物の存在によって配線のエレクトロマイグレーション耐性が劣化し、配線の信頼性が著しく落ちることになる。

本発明は上記の課題を解決するためになされたものであり、その目的とするところは O_2 及び N_2 等の不純物ガス分子をほとんど含有しない良質の薄膜をスパッタリングによって形成できる半導体装置の製造方法を提供することにある。

(課題を解決するための手段)

3

ウェーハ4上に堆積すべき材料としてA1系合金のターゲット3を使用する。放電開始後、このA1系合金のターゲット3にはプラズマ中のイオンが衝突しない条件で、ガス分子を吸着しやすいゲッタ効果のある材料のターゲット2表面のみをスパッタする(第1図(a))。ゲッタ効果のある材料としては、Tiが特に好ましい。このスパッタリングによってスパッタされたターゲット2の原子はウェーハ4とターゲット2の間に挿入されたシャッタ6に邪魔され、ウェーハ4上には到達しないため、膜をウェーハ4上に形成しない。しかし、このターゲット2の材料には気体分子を吸着して気相から気体分子を排除するゲッタ効果が存在するために、このスパッタリングによって、スパッタ室1中に残存していた O_2 及び N_2 等の不純物がゲッタされ、その濃度が著しく低下する。

こうして、スパッタ室1中に残存していた O_2 及び N_2 等の不純物の濃度が充分に低下した後、今度は、ゲッタ効果のある材料のターゲット2表面をスパッタしない条件に変え(第1図(b))、A

5

本発明は、半導体装置の製造方法であって、スパッタリングによって薄膜を形成する前に、スパッタ室内に於いて、ガス分子を吸着しやすい材料をスパッタすることにより上記の目的が達成される。

(実施例)

以下に本発明を実施例について第1図を参照して説明する。まず、ロータリーポンプを用いてスパッタ室1のガス排出口8からガスを排気しスパッタ室1内等の圧力を約 $40 \sim 50 \text{ Pa}$ にまで減圧した後、クライオポンプによる減圧を開始する。スパッタ室1内の圧力が約 $3 \times 10^{-3} \text{ Pa}$ 以下にまで減圧された後、同様に減圧された予備室からスパッタ室1内へウェーハ4を搬送する。ガス導入口7から放電ガスとして高純度Arをスパッタ室1内へ毎分数十～数百cc導入することにより、スパッタ室1内の圧力を約 $0.2 \sim 20 \text{ Pa}$ に保つ。次にスパッタ室1内の電極9、10に、高周波電圧を印加することによって、Arの放電を行い、プラズマを発生させる。本実施例では、ウェー

4

1系合金のターゲット3表面のみをスパッタする。スパッタされたターゲット3の原子は、ウェーハ4上に到達し、ウェーハ4上にA1系合金膜5として堆積される。

このようにしてウェーハ4上に堆積されたA1系合金膜5は O_2 及び N_2 等の不純物をほとんど含有しない良質なものと形成される。このため、堆積された膜5をRIEによってパターニングして配線を形成した後、熱処理を行っても配線ヒロックの発生は抑制される。また、エレクトロマイグレーション耐性も強く、信頼性の高い配線が形成できる。

(発明の効果)

スパッタ室内に於いて、ガス分子を吸着しやすいゲッタ効果のある材料をスパッタすることにより、スパッタ室内に残存する O_2 及び N_2 等の不純物ガス分子が減少するために、ウェーハ上に形成した薄膜中に含有される O_2 及び N_2 等の不純物ガス分子の濃度が低下するので、ヒロックのない信頼性の高い配線を形成することが可能となる。

6

4. 図面の簡単な説明

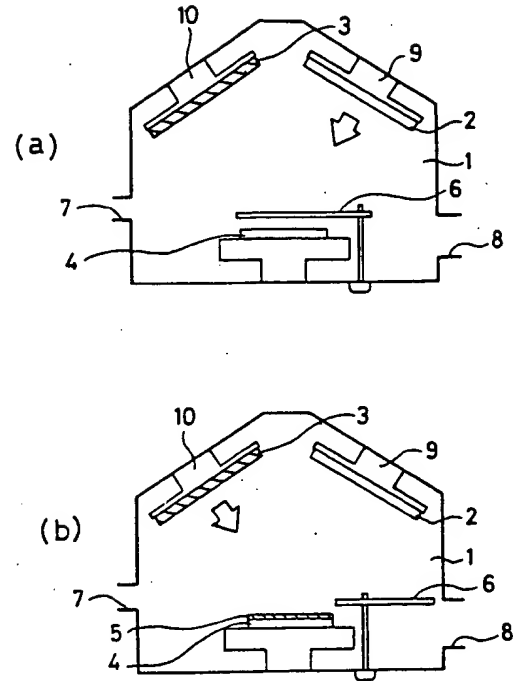
第1図(a)、(b)は本発明の一実施例を説明するための概略図である。

1…スパッタ室、2…Tiターゲット、3…Al系合金ターゲット、4…ウェーハ、5…薄膜、6…シャッタ、7…ガス導入口、8…ガス排出口、9、10…電極。

以 上

出願人 シャープ株式会社
代理人 弁理士 山本秀策

第1図



(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: Hei-3-14227

(43) Date of Publication of Application: January 22, 1991

(51) Int. Cl.⁵

H 01 L 21/285

C 23 C 14/34

Identification Mark

S

Intraoffice Reference Number

7738-5F

8520-4K

Request for Examination: not made

Number of Claim: 1 (3 pages in total)

(54) Title of the Invention: MANUFACTURING METHOD OF

SEMICONDUCTOR DEVICE

(21) Application Number: Hei-1-150938

(22) Application Date: June 13, 1989

(72) Inventor: Ryouzo Inoue

(71) Applicant: Sharp Corp.

22-22, Nagaikei-cho, Abeno-ku, Osaka-shi,

Osaka-fu

(74) Agent: Patent Attorney, Shusaku Yamamoto

SPECIFICATION

1. Title of the Invention

MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

2. Claim

1. A manufacturing method of semiconductor device,
wherein

before forming a thin film by sputtering,

in a sputter chamber, a material easy to adsorb gas
molecules is sputtered.

3. Detailed Description of the Invention

(Industrial Field of Application)

The present invention relates to a manufacturing method
of semiconductor device, and especially it relates to a
manufacturing method of semiconductor device, which can form
a thin film having good quality by sputtering.

(Prior Art)

A wiring material used in a semiconductor integrated
circuit is formed usually by PVD (Physical Vapor Deposition)
methods. Among these, especially a sputtering method is widely
used as a mainstream method from viewpoints of increasing a
wafer diameter, a countermeasure for automatization, and a step
coverage. In the sputtering method, after a sputtering chamber
has been depressurize to a high vacuum by a pump, a gas such
as Ar is introduced into the sputter chamber, an electric
discharge is performed under a pressure of usually about 0.1
- 10 Pa to form a plasma, and a target of a material to be deposited

is sputtered by ions in the plasma, thereby depositing a film consisting of the material of the target onto a wafer.

As the wiring material deposited by this sputtering method, Al-base alloy containing Si or Si and Cu is mostly used. Further, in recent years, it has become such that a high melting point metal material such as Ti, W, TiW, TiSix, WSix and MoSix and its silicide material are used as a wiring or a barrier metal.

The wiring of the semiconductor integrated circuit is formed by patterning the material, which has been deposited by the sputtering method, by an etching such as RIE.

(Problems that the Invention is to Solve)

However, the following problems exist in the prior art mentioned above. That is, even if the sputtering chamber is depressurized to the high vacuum by the pump before the sputter, only by the conventional depressurizing method by the pump, it has been impossible to sufficiently eliminate atmosphere component gasses, such as O₂ and N₂, remaining in the sputtering chamber. For this reason, gas molecules such as O₂ and N₂ are taken into the film deposited by the sputter as the wiring material and remain in the wiring also after the wiring has been formed by the patterning. In this manner, these impurities become one of causes generating a wiring hillock during a heat treatment. Further, during an operation of the semiconductor device, an electro-migration resistance of the wiring is deteriorated by existence of these impurities, so that a

reliability of the wiring becomes extremely inferior.

The present invention was made in order to solve the problems mentioned above, and its object is to provide a manufacturing method of semiconductor device, which can form by sputtering a thin film having good quality scarcely containing impurity gas molecules such as O₂ and N₂.

(Means for Solving the Problems)

The present invention is a manufacturing method of semiconductor device, and the above object is achieved by sputtering a material easy to adsorb gas molecules in a sputter chamber before forming a thin film by sputtering.

(Embodiment)

Hereunder, it is explained about an embodiment of the present invention by referring to the drawings. First, a gas is exhausted from a gas exhaust port 8 of a sputter chamber 1 by using a rotary pump and, after a pressure in the sputter chamber 1, etc. has been depressurized to about 40 - 50 Pa, a depressurization by a cryopump is started. After the pressure in the sputter chamber 1 has been depressurized to lower than about 3×10^{-5} Pa, a wafer 4 is carried into the sputter chamber 1 from a preparatory chamber similarly depressurized. By introducing a high purity Ar by several tens - several hundreds cc per minute as an electric discharge gas into the sputter chamber 1 from a gas introduction port 7, the pressure in the sputter chamber 1 is maintained to about 0.2 - 20 Pa. Next,

by applying a high frequency voltage to electrodes 9, 10 in the sputter chamber 1, the electric discharge of the Ar is performed, thereby generating a plasma. In this embodiment, a target 3 of Al-base alloy is used as a material to be deposited onto the wafer 4. After starting the electric discharge, only a surface of a target 2 of a material having a getter effect easy to adsorb the gas molecules under conditions that ions in the plasma don't collide is sputtered to the target 3 of Al-base alloy (Fig.1(a)). As the material having the getter effect, Ti is especially preferable. Since atoms of the target 2 sputtered by this sputtering are hindered by a shutter 6 inserted between the wafer 4 and the target 2 and thus don't reach onto the wafer 4, no film is formed on the wafer 4. However, since the getter effect of adsorbing the gas molecules to thereby eliminate the gas molecules from a gas phase exists in this target material 2, the impurities, such as O_2 and N_2 , remaining in the sputter chamber 1 are gettered by the sputtering, so that its concentration is extremely decreased.

After a concentration of the impurities, such as O_2 and N_2 , remaining in the sputter chamber 1 has been sufficiently decreased in this manner, it is changed to conditions that the surface of the target 2 of the material having the getter effect is not sputtered (Fig.1(b)), and only a surface of the target 3 of Al-base alloy is sputtered. Atoms of the sputtered target 3 reach onto the wafer 4 and are deposited as an Al-base alloy

film 5.

The Al-base alloy film 5 deposited onto the wafer 4 in this manner is formed as one having good quality, which scarcely contains the impurities such as O₂ and N₂. For this reason, after the wiring has been formed by patterning the deposited film 5 by RIE, even if a heat treatment is performed, a generation of the wiring hillock is suppressed. Further, there is formed a wiring whose electro-migration resistance is strong and whose reliability is high.

(Advantage of the Invention)

By sputtering, in the sputter chamber, the material having the getter effect easy to adsorb the gas molecules, since the impurity gas molecules, such as O₂ and N₂, remaining in the sputter chamber are decreased, the concentration of the impurity gas molecules such as O₂ and N₂ which are contained in the then film formed on the wafer is decreased, so that it becomes possible to form the wiring which has no hillock and whose reliability is high.

4. Brief Description of the Drawing

Figs.1(a) and (b) are schematic views for explaining one embodiment of the present invention.

1...sputter chamber, 2...Ti target, 3...Al-base alloy,
4...wafer, 5...thin film, 6...shutter, 7...gas
introduction port, 8...gas exhaust port, 9, 10...electrode.

Concluded.

Applicant Sharp Corp.

Agent Patent Attorney Shusaku Yamamoto